



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63067665 A**

(43) Date of publication of application: 26.03.88

(51) Int. Cl.

G06F 13/20

(21) Application number: 61212493

(71) Applicant: **HITACHI LTD**

(22) Date of filing: 09.09.86

(72) Inventor: SHIBATA YOSHIICHI

(54) DATA PROCESSOR

data processor is simplified.

(57) Abstract

COPYRIGHT: (C)1988,JPO&Japio

PURPOSE: To simplify the logic structure of a data processor by adding a bus width extension display means and a display withdrawal device to an input/ output controller and then a means which recognizes the display of said bus width extension display means and a means which recognizes the withdrawal of the bus width extension display to a channel device respectively.

CONSTITUTION: A conventional bus width extension display section is extended up to a point where a SERVICE-OUT line serving as an answer to a STATUS-IN line is set at '1'. When the bus width extension display is erased before the STATUS-IN line is set at '1', a channel device 2 recognizes that an input/output controller 3 has withdrawn the use of an extension bus and then always performs the control/sense byte transfer just with a single piece of bus. A bus width extension display withdrawal recognizing circuit of the device 2 recognizes that the controller 3 has withdrawn the bus width extension display. Thus no consciousness of extension bus is required even to a control/ sense command, therefore the control logic of a



JPA63-067665

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-67665

⑬ Int. Cl.⁴

G 06 F 13/20

識別記号

3 2 0

庁内整理番号

B-7737-5B

⑭ 公開 昭和63年(1988)3月26日

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 データ処理装置

⑯ 特 願 昭61-212493

⑰ 出 願 昭61(1986)9月9日

⑱ 発 明 者 柴 田 芳 一 神奈川県小田原市国府津2880番地 株式会社日立製作所小田原工場内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 磯村 雅俊

明 細 書

1. 発明の名称

データ処理装置

2. 特許請求の範囲

1. チャンネル装置と複数の入出力制御装置が同一の入出力インタフェース上に接続され、該チャンネル装置と該複数の入出力制御装置間のデータ転送を、1本または複数本のデータバス線のいずれかを選択して実行するデータ処理装置において、該入出力制御装置には、複数本のバス線を使用するためのバス幅拡張表示手段と該バス幅拡張表示手段の表示を撤回する手段を、また該チャンネル装置には、上記バス幅拡張表示を認識する手段とバス幅拡張表示が撤回されたことを認識する手段を、それぞれ具備することを特徴とするデータ処理装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、データ処理装置に関し、特にチャンネルと入出力制御装置間の入出力インタフェースに

おいて、データ転送に使用するバスの本数を入出力命令ごとに任意に選択できるデータ処理装置に関するものである。

〔従来の技術〕

従来より、外部記憶装置とCPU、主記憶装置との間のデータ転送時間を短縮するために、チャンネル装置と外部記憶装置を制御する入出力制御装置間のデータ転送に使用するデータバスを複数本にすることにより実現している。具体的には、バス線を物理的に1本から2本にする方法、またはバス線を双方向に使用することにより、論理的にバス線を2本にすることが考えられる。例えば、チャンネル装置と入出力制御装置間のデータバスを双方向として、6MB/Sのデータ転送速度を実現する場合には、そのプロトコル(双方向バス使用)表示は、チャンネルからコマンドを受ける前に、入出力制御装置がチャンネル装置に対して行うようになっている。従って、コマンドを選択して、プロトコルを選択することは不可能であるため、高速転送を要しないコントロールバイト、センスバ

イトの転送も双方向バスのプロトコルを使用して行う必要があり、その制御論理が複雑になって、信頼性が低下している。

この種のバス線を2本にするものとしては、例えば、特開昭60-74072号公報記載の「データ転送システム」が挙げられる。上記公報記載のシステムでは、チャンネル装置と入出力制御装置のデータ転送用ドライバ、データ受信用レジーバの他に、新たなドライバとレシーバをそれぞれ並列に接続することにより、データバスアウトおよびデータバスインを双方向に使用できるようにして、データ転送速度をほぼ2倍にしている。

これらのシステムでは、データバス線を物理的／論理的に1本あるいは2本使用する入出力制御装置が複数台混在しており、これらが同一のインタフェースを介してチャンネル装置に接続されている。そして、各々の入出力制御装置がデータ転送を行う際には、データバス線を1本使用するか、あるいは2本使用するかを、各入出力制御装置からチャンネル装置に対して意志表示する方法が一般

的に行われている。

第2図は、従来の計算機システムの接続系統図であり、第3図は第2図における入出力インタフェースの信号タイムチャートである。

チャンネル装置2から延長される2本のデータバス線100, 101にそれぞれ入出力制御装置3-1, 3-2, ..., 3-nが接続されている。その場合、第1のデータバス線100のみを使用する入出力制御装置3-2と、第1および第2のデータバス線100, 101を使用する入出力制御装置3-1, 3-nが混在して、チャンネル装置2に接続されている。入出力制御装置3-1がチャンネル装置2とデータ転送を開始するまでの従来の信号交換動作は、第3図に示すシーケンスで行われる。すなわち、CPU1から入出力制御装置3-1に対する入出力要求により、チャンネル装置2は入出力制御装置3-1と論理的に接続状態に移るため、第1のデータバス線101に入出力制御装置3-1を識別するためのアドレスを出力し、ADDRESS OUT線に"1"を出力した後に、

SELECT OUT線を"1"とする。入出力制御装置3-1は、第1のデータバス線のアドレスが自分のアドレスと一致しており、かつチャンネル装置とそれ以後の動作を行うことが可能であれば、SELECT OUT線に応答して、OPERATIONAL IN線を"1"とする。同時に、入出力制御装置3-1は、データ転送を第1および第2のデータバス線100および101を使用して行うことを意志表示するため、データバス線100, 101に対応したMARK 0 IN線およびMARK 1 IN線を"1"にする。チャンネル装置2は、OPERATIONAL IN線が"1"になったことを認識すると、ADDRESS OUT線を"0"にするとともに、入出力命令を示すコマンドを第1のデータバス線100に出力し、コマンド送信の準備を行う。また、チャンネル装置2は、入出力制御装置3-1からのMARK 0 INおよびMARK 1 IN線が共に"1"であることを認識して、該当入出力命令のコマンド実行時には、第1および第2のデータバス線

100, 101を使用することを認識する。入出力制御装置3-1は、ADDRESS OUT線が"0"になったことを認識すると、第1のデータバス線100に入出力命令を実行しようとしているアドレスを出力し、ADDRESS IN線を"1"とする。チャンネル装置2は、ADDRESS IN線が"1"になったことを認識すると、第1のデータバス線100上のアドレスが、これから入出力命令を行おうとしているアドレスか否かの検査を行い、正しければ、入出力命令のコマンドを送出するためにCOMMAND OUT線を"1"とする。入出力制御装置3-1は、COMMAND OUT線が"1"になったことを認識すると、第1のデータバス線100上のコマンドを受け取り、ADDRESS IN線を"0"にする。次に、入出力制御装置3-1は、受け取ったコマンドを解析し、当該コマンドの実行が可能であるときには、その旨の状態バイトを第1のデータバス線100に出力し、STATUS IN線を"1"にする。チャンネル装置2は、STATUS

IN線が"1"であることを認識すると、第1のデータバス線100上の状態バイトを受け取り、SERVICE OUT線を"1"にする。これに対して、入出力制御装置3-1はSTATUS IN線を"0"にし、さらにチャンネル装置2はSTATUS IN線の"0"を認識することにより、SERVICE OUT線を"0"にする。この後は、上記コマンドがデータ転送を伴うものであれば、第1および第2のデータバス線100および101を使用して、データ転送を実行する。

このように、インタフェース信号交換の過程で、データ転送時に使用するデータバス線の本数の表示、つまりバス幅拡張表示は、OPERATIONAL IN線を"1"にしてから、ADDRESS OUT線が"0"となる区間で行われ、チャンネル装置2から入出力命令を示すコマンドを受け取る前に、入出力制御装置3-1から表示されることになる。すなわち、COMMAND OUT線が"1"になる前に、バス幅拡張表示を行っている。

入出力命令は大別して、Controlコマンド、S

enseコマンド、Read/Writeコマンドがある。Controlコマンドは、チャンネル装置から入出力制御装置に入出力装置の制御用バイトを転送する命令である。また、Senseコマンドは、逆に入出力制御装置からチャンネル装置に入出力装置異常の詳細データを転送する命令である。Read/Writeコマンドは、例えば、磁気ディスク装置の場合には、磁気ディスク装置に記憶されているデータを読み出して、制御装置を経由してチャンネル装置に転送し、メインメモリに格納する(Readコマンド)命令と、メインメモリに格納されているデータを読み出して、チャンネル装置から制御装置に転送し、磁気ディスク装置に記録する(Write)命令である。一般的には、Control/Senseコマンドで転送されるデータは高速性を必要とされず、Read/Writeコマンドで転送されるデータのみが高速性を要求する。従って、マイクロプログラムで制御される入出力制御装置においては、高速性を必要としないControl/Senseコマンドのデータ転送はマイクロプログラムで実行し、高速性が必要

とされるRead/Writeコマンドのデータ転送はハードウェアにより実行されている。また、マイクロプログラムで転送する場合には、1バイト(8ビット+1パリティビット)ごとに行われるのが普通である。

〔発明が解決しようとする問題点〕

このように、従来のデータ処理装置では、入出力制御装置が入出力命令を示すコマンドバイトを受け取る前にチャンネル装置に対してバス幅拡張表示を行う必要があるため、入出力命令の内容如何にかかわらずバス幅拡張表示を行うことになり、かつバス幅拡張モードでデータ転送を行う必要があった。このため、Controlコマンドにおいて、マイクロプログラムがバス幅拡張モードで転送する場合には、転送要求を1バイトごとに行うため、データバス線を交互に使用して行わなければならない。その交互性を制御する論理が必要となる。その場合、チャンネル装置側に交互性の制御論理を設ければ、入出力制御装置側は片方のデータバス線のみで転送を行えばよいので、入出力制御装置側

の制御は簡単ですむが、チャンネル装置側が複雑となる。このように、いずれかの側に交互性の制御論理が必要となる。また、1つの入出力制御装置が複数のチャンネル装置から制御される場合、例えばクロスコール制御の場合等では、その入出力制御装置はあるチャンネル装置とはバス幅拡張モードでデータ転送を行い、他のチャンネル装置とは1本のデータバス線でデータ転送を行うというように、複雑な制御が必要となる。従って、そのようなときにマイクロプログラムでデータ転送を行う場合には、1本のデータバスを使用するモードでは、データバスを交互に使用せず、またバス幅拡張モードでは、2本のデータバスを交互に使用するという両方のモードの制御論理を備えていなければならないという問題がある。

本発明の目的は、このような問題を解決し、入出力命令の種類を選択して、高速性を必要とするデータ転送にのみ拡張バスを使用することができ、低速でよいデータ転送には常に1本のバスのみを使用するようなデータ処理装置を提供することに

ある。

〔問題点を解決するための手段〕

上記目的を達成するため、本発明のデータ処理装置は、複数の入出力制御装置がデータ転送のために使用するデータバス線の本数を任意に選択できるデータ処理装置において、入出力制御装置には、複数本のデータバス線を使用するためのバス幅拡張表示手段と該手段の表示を撤回する手段を、また該チャンネル装置には、上記バス幅拡張表示手段の表示を認識する手段とバス幅拡張表示が撤回されたことを認識する手段を、それぞれ具備することに特徴がある。

〔作用〕

バス幅拡張表示の区間を、従来においてはOPERATIONAL IN線を"1"にしてからADDRESS OUT線が"0"になるまでの区間としていたが(第3図参照)、本発明においては、従来のバス幅拡張表示区間より延長して、OPERATIONAL IN線を"1"にしてからSTATUS IN線に対する応答であるSERVIC

E OUT線が"1"になるまでの区間とする(第4図参照)。また、STATUS IN線が"1"になる前にバス幅拡張表示がなくなった場合には、チャンネル装置は入出力制御装置が拡張バスの使用撤回をしたことを認識して、Controlバイト/Senseバイトの転送を常に1本のバスのみを使用して行う。すなわち、バス幅拡張表示撤回回路は、入出力命令の内容がRead/Write コマンド以外のデータ転送では拡張バスを使用しないで行うようにするため、チャンネル装置に対して一旦バス幅拡張表示を行ったものを撤回する。チャンネル装置のバス幅拡張表示撤回認識回路は、入出力制御装置がバス幅拡張表示を撤回したことを認識する。これにより、入出力制御装置は、一旦表示した拡張バスの使用表示を撤回できるので、Control/Senseコマンドに対しても拡張バスを認識することがなく、制御論理を簡単にできる。

〔実施例〕

以下、本発明の実施例を、図面により詳細に説明する。第1図は、本発明の一実施例を示すチャ

ネル装置と入出力制御装置の信号結合図であり、第4図は第1図の信号タイムチャートである。

第1図において、24は入出力制御回路3との間でデータ転送を行うためのデータ転送回路、100、101はデータバス線、20は拡張バス使用を記憶するフリップフロップ、21はANDゲート、22はインバータ回路、23は拡張バス認識回路、10は入出力制御装置3で拡張バス使用を記憶するフリップフロップ、11はORゲート、12、13はANDゲート、14は解読する時間だけ遅延させるディレイ回路、15はチャンネル装置2から送られるコマンドを解読するコマンド解読回路、16は拡張バス使用表示回路である。

入出力命令の実行に關して、チャンネル装置2と入出力制御装置3とを論理的に接続状態にするため、一連の入出力インタフェース信号の交換時、チャンネル装置2からADDRESS OUT線およびSELECT OUT線をそれぞれ"1"にするが、第1図では記載を省略してある。次に、制御装置3からOPERATIONAL IN線を

"1"とし、同時にフリップフロップ10をセットすることにより拡張バスを使用することを記憶する。フリップフロップ10がセットされると、セット出力"1"が拡張バス表示回路16に入力することにより、MARK 0 IN線およびMARK 1 IN線を"1"とし、チャンネル装置2に対してデータ転送時拡張バスを使用する旨の表示を開始する。これにより、チャンネル装置2では、拡張バス認識回路23で入出力制御装置3が拡張バス使用表示を行っていることを認識し、フリップフロップ20をセットすることによりその結果を記憶しておく。次に、入出力制御装置3からのADDRESS IN線の"1"に反応して、チャンネル装置2は入出力制御装置3に対しCOMMAND OUT線を"1"にすると同時に、データバス線100を介してコマンドの内容を送る。入出力制御装置3においては、COMMAND OUT線の信号をディレイ回路14に通して遅延させ、解読された信号とANDゲート13で両方させるようにする。一方、データバス線100で送られて

きたコマンドを、コマンド解釈回路15で解釈し、その解釈結果が当該コマンドで実行すべきデータ転送が高速性を必要としないコマンド(例えば、Controlコマンド、Senseコマンド等)であれば、その旨をANDゲート13に出力する。ANDゲート13において、ディレイ回路14で遅延された信号と低速転送であると解釈された信号とでANDがとれると、ORゲート11を経由した信号でフリップフロップ10をリセットする。すなわち、チャンネル装置2からのコマンドが高速性を必要としない転送であることを認識して、拡張バス使用の記憶を中止し、フリップフロップ10から表示回路16への信号を"0"にする。拡張バス表示回路16は、もはや当該コマンドでは拡張バスを使用しないことをチャンネル装置2に表示するため、MARK 0 IN線およびMARK 1 IN線を"0"にする。

その後、入出力制御装置3は、データバス線100に初期状態バイトを出力し、かつSTATUS IN線を"1"にすると同時に、ANDゲ-

100のみを使用してデータ転送が実行される。

一方、チャンネル装置3からのコマンドがRead/Writeコマンドのときには、高速性を要することを解釈回路15が解釈するので、信号"0"をANDゲート13に出力することにより、ANDゲート13ではANDがとれず、従ってフリップフロップ10はリセットされず、セット状態が継続される。なお、入出力制御装置3からのSTATUS IN線の信号"1"と、チャンネル装置2からのSERVICE OUT線の信号"1"とが、入出力制御装置3のANDゲート12に入力したときには、ANDゲート12でANDがとれるため、信号"1"がORゲート11を経由してフリップフロップ10のリセット端子に入力され、フリップフロップ10を一時リセットする。しかし、STATUS IN線が"1"から"0"になると同時に、OPERATIONAL IN線の"1"信号により再度フリップフロップ10がセットされるので、拡張バス表示回路16はMARK 0 IN線とMARK 1 IN線には"1"を出力し続ける。

ト12にこの信号"1"を入力する。チャンネル装置2では、このSTATUS IN線の信号"1"をANDゲート21に入力しており、また拡張バス認識回路23の出力もインバータ22を介してANDゲート21に入力しており、さらにOPERATIONAL IN線の信号"1"もANDゲート21に入力している。MARK 0 IN線およびMARK 1 IN線は"0"であるため、拡張バス認識回路23の出力は"0"であり、インバータ回路22で反転されて"1"がANDゲート21に入力される。従って、ANDゲート21では、ANDがとれて"1"を出力し、フリップフロップ20をリセットする。フリップフロップ20がリセットすることにより、入出力制御回路3からの拡張バス表示が撤回されたことが認識され、データ転送回路24への出力線が"0"になることにより、データ転送回路24に対してバス幅拡張表示が撤回されたことを通知する。これにより、その後のデータ転送の際には、第2のデータバス線101を使用することなく、第1のデータバス線

第4図と第3図を比較すれば明らかなように、本実施例の信号で従来の信号と異なる点は、MARK 0 IN線とMARK 1 IN線により"1"を送出する期間のみであって、それ以外は同じである。すなわち、従来はOPERATIONAL IN線が"1"になってからADDRESS OUT線が"0"になるまでの間だけであり、チャンネル装置2からのコマンドを解釈しないうちに拡張バス使用表示が終了してしまうために不都合があったのに対して、本実施例では、拡張バス使用表示の開始は従来と同じであるが、その後コマンドを解釈した後に表示を撤回することができ、撤回しない場合には最後まで表示が継続される。

【発明の効果】

以上説明したように、本発明によれば、入出力命令の種類を選択して、真に高速性を必要とするデータ転送時にのみ拡張バスを使用することが可能となり、Control/Senseコマンドのデータ転送のようにマイクロプログラムが1バイトごとに転送する場合には1本のバスを使用して実行する

ので、拡張バスを認識する制御論理が不要となり、論理構造を簡単化することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例を示すチャンネル装置と入出力制御装置のブロック図、第2図は従来の計算機システムの接続系統図、第3図は従来の入出力インタフェースの信号のタイムチャート、第4図は本発明における入出力インタフェースの信号タイムチャートである。

1: CPU、2: チャンネル装置、3: 入出力制御装置、4: メインメモリ、5: 入出力装置、10、20: フリップフロップ、15: コマンド解読回路、16: 拡張バス使用表示回路、23: 拡張バス使用表示認識回路、2: データ転送回路。

特許出願人 株式会社日立製作所
代理人 弁理士 磯村 雅 俊



図 1

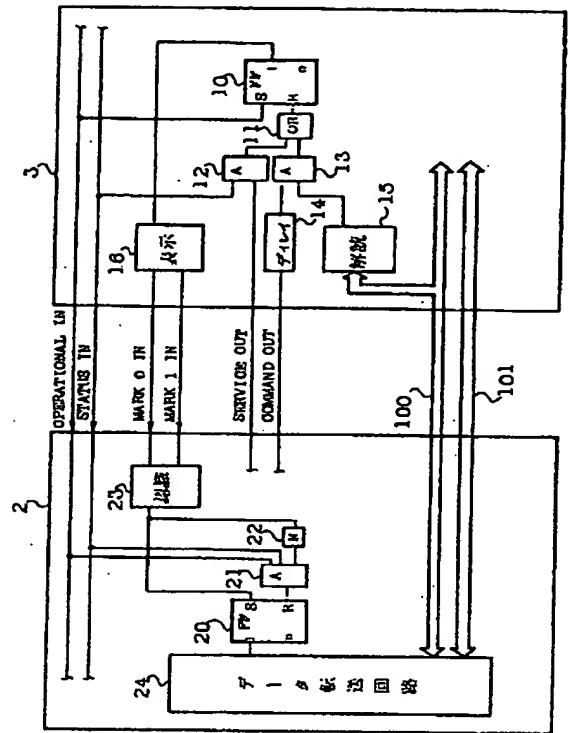


図 2

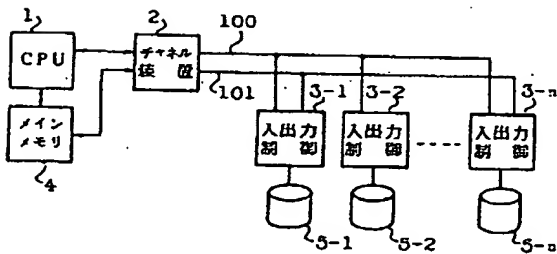


図 3

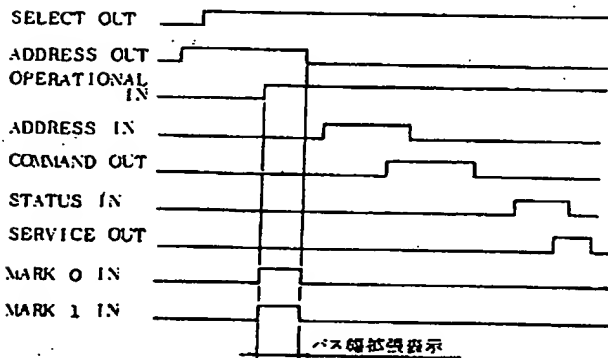


図 4

